Memoria de diseño:

Hardware:

* Precisión/Resolución de los 10bits de los DACs con los errores de rail to rail (ZERO CODE ERROR del DAC es typ. 5Mv).
* Ganancias 2 en opamps a la salida de los DACs para pasar de 0V-5V a 0V-10V de salida con una resolución de 10bits y sumando los errores de drift del mismo opamp.
* Divisor de voltaje para gate de mosfet PWM.
* Carga mínima o zona de trabajo del mosfet.
* Fuente buck de 5V@1A con valores de aplicación recomendada del fabricante.

El diseño final tanto esquemático como layout de PCB se encuentra en la carpeta “hardware” del presente proyecto. Esta contiene los archivos .sch y .brd de EAGLE correspondientes.

Firmware:

* Calculos del timer del PWM y de los valores para duty cycle